

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ «ЛЬВІВСЬКА ПОЛІТЕХНІКА»

Ткачук Тарас Ігорович



УДК 004.31

**ХАРАКТЕРИСТИКИ СКЛАДНОСТІ SH-МОДЕЛЕЙ
СПЕЦІАЛЬНИХ ФУНКЦІЙ І ЇХ ЗАСТОСУВАННЯ
ДЛЯ ОПТИМІЗАЦІЇ СПЕЦПРОЦЕСОРІВ**

05.13.05 – комп'ютерні системи та компоненти

А В Т О Р Е Ф Е Р А Т
дисертації на здобуття наукового ступеня
кандидата технічних наук

Львів - 2018

Дисертацією є рукопис

Робота виконана в Національному університеті «Львівська політехніка» Міністерства освіти і науки України.

Науковий керівник: доктор технічних наук, професор
Дунець Роман Богданович
завідувач кафедри “Спеціалізовані комп’ютерні системи”
Національного університету «Львівська політехніка».

Офіційні опоненти: доктор технічних наук, професор
Опанасенко Володимир Миколайович
Інститут кібернетики ім. В.М. Глушкова НАН України,
провідний науковий співробітник відділу мікропроце-
сорної техніки, м. Київ;

кандидат технічних наук
Грига Володимир Михайлович
Прикарпатський національний університет імені Василя
Стефаніка, доцент кафедри “Комп’ютерної інженерії та
електроніки”, м. Івано-Франківськ.

Захист відбудеться «28» вересня 2018р. о 11 годині на засіданні спеціалізованої вченої ради Д 35.052.08 у Національному університеті «Львівська політехніка» (79013, Львів, вул. Ст. Бандери, 28а, ауд. 711 V навчального корпусу).

З дисертацією можна ознайомитись у бібліотеці Національного університету «Львівська політехніка» (79013, Львів, вул. Професорська, 1).

Автореферат розісланий «27» __08__ 2018 р.

Вчений секретар спеціалізованої
вченої ради, д.т.н., проф.



Я.Т. Луцик

ЗАГАЛЬНА ХАРАКТЕРИСТИКА РОБОТИ

Актуальність теми. На сучасному етапі розвитку комп'ютерних наук і технологій, спеціалізовані комп'ютерні системи займають одне з провідних місць, оскільки у них система команд, особливості архітектури, набір структурних елементів та конструкторсько-технологічне виконання, у порівнянні із універсальними комп'ютерними системами, дають змогу суттєво підвищити ефективність розв'язання вузького кола спеціальних задач, потреба в яких є практично у всіх сферах діяльності людини від медицини, транспорту, космічних досліджень і до побуту, наприклад, розумний будинок. Попри широке розмаїття цих задач, більшість з них базуються на операціях «метелика» швидкого перетворення Фур'є, згортки, переміщення чи обертання на певний кут зображення, пошуку об'єктів у базах даних тощо, які в інформаційних технологіях прийнято об'єднувати під назвою спеціальні функції.

Якщо розвиток спеціалізованих комп'ютерних систем, чималий вклад у який зробили відомі українські та зарубіжні вчені В.С. Глухов, Р.Б. Дунець, А.О. Мельник, Я.М. Николайчук, В.М. Опанасенко, В.П. Тарасенко, В.С. Харченко, М.В. Черкаський, Mounir Arioua, Said Belkouch, Mohamed Agdad, Graham Jullien, Surin Kittitornkun, Pieter Hooijmans, Yu Hen Hu, Bill Krenik, K.L. Neo та інші, до недавнього часу проводився у напрямку апаратної реалізації спеціальних функцій, то з підвищенням тактової частоти роботи мікроелектронних елементів стало можливим будувати спеціалізовані комп'ютерні системи у поєднанні універсальних процесорів із спецпроцесорами. У цьому випадку поставлені задачі розв'язуються у комбінації програмного та апаратного забезпечення. Слід зазначити, що рішення про те, яку частину задачі реалізувати апаратно, а яку програмно, як правило, приймається інтуїтивно з врахуванням досвіду розробника та результатів моделювання чи експериментів. Тут вся складність полягає в тому, що моделі апаратних засобів, наприклад архітектура комп'ютера, та програмних засобів, наприклад алгоритми, є різними за своєю природою. Також при проектуванні реконфігурованих спеціалізованих комп'ютерних систем, наприклад, із суміщенням на одній структурі обчислення декількох спеціальних функцій, ускладнюється структура такої системи, що у результаті збільшує затрати часу на саме проектування, а також у подальшому ускладнює розуміння роботи із системою для кінцевого користувача.

Спроби об'єднати абстрактну теорію алгоритмів та архітектуру комп'ютерів були зроблені професором Миколою Черкаським. Ним була створена SH-модель алгоритму, яка зберігає абстрактний характер алгоритмічних перетворень, які відбуваються в середовищі апаратних та апаратно-програмних засобів, формує необхідне до відповідного середовища поняття «алгоритм», яке не суперечить його інтуїтивному тлумаченню, а також уточнює та розширює список його властивостей (дискретність, елементарність, детермінованість, масовість, та ієрархічність) та характеристик складності (часова складність, апаратна складність, програмна складність, структурна складність, емнісна складність), які можна ефективно застосовувати для оптимізації спецпроцесорів.

Проте, дослідженню властивостей характеристик складності SH-моделей спеціальних функцій і подальшої оптимізації спеціалізованих комп'ютерних систем

на їх основі було приділено недостатньо уваги. А тому актуальною є наукова задача створення ефективних структур спеціалізованих комп'ютерних систем, що реалізують спеціальні функції опрацювання сигналів, на основі побудови відповідних SH-моделей та оптимізації значень їх характеристик складності.

Зв'язок роботи з науковими програмами, планами, темами. Тема дисертації відповідає науковому напрямку кафедри спеціалізованих комп'ютерних систем Національного університету «Львівська політехніка» – «Теорія та практика побудови апаратного та програмного забезпечення спеціалізованих комп'ютерних пристроїв, систем та мереж на новітній елементній базі». Дисертація виконана в межах науково-дослідної роботи «Вдосконалення теорії проектування NoC з матричною топологією» (№ держреєстрації 0112U006717, 2013-2014рр., виконавець), а також дисертація виконана в межах науково-дослідної роботи ДБ/Наносенсор «Наноструктуровані скло-керамічні середовища для високонадійних оптоелектронних та сенсорних застосувань» (№ держреєстрації 0116U004411, 2016-2017рр., виконавець). Дисертація виконана в межах науково-дослідної роботи Державного фонду фундаментальних досліджень (№ Ф74/208-2017 від 06.11.2017) у рамках гранту Президента України «Модифіковані функціональні середовища на основі наноструктурованих стекол та кераміки для широких приладних застосувань» (№ держреєстрації 0117U007181, 2017р., виконавець).

Мета і задачі дослідження. Метою дисертаційної роботи є оптимізація спеціалізованих комп'ютерних систем (спецпроцесорів), що реалізують спеціальні функції опрацювання сигналів і мають оптимальне співвідношення значень характеристик складності – структурної, часової, апаратної, програмної.

Для досягнення поставленої мети у роботі потрібно вирішити такі основні задачі:

- провести оптимізацію характеристик складності арифметичних пристроїв та пристроїв спеціальних функцій спецпроцесора опрацювання сигналів;
- вдосконалити метод обчислення структурної характеристики складності;
- розробити структуру конвеєрного пристрою множення із затримкою сходинки конвеєра не більшою, ніж затримка на одному багаторозрядному суматорі, та відсутністю залежності від розмірності вхідних даних;
- розробити SH-моделі пристроїв згортки та метелика швидкого перетворення Фур'є, оптимізовані за характеристиками складності;
- розробити методи проведення оптимізації пристроїв спецпроцесора на основі аналізу характеристик складності SH-моделі алгоритму;
- розробити VHDL-моделі оптимізованих за характеристиками складності арифметичних пристроїв та пристроїв спеціальних функцій спецпроцесора опрацювання сигналів.

Об'єктом дослідження є спеціалізовані комп'ютерні системи.

Предметом дослідження є властивості і характеристики складності апаратно-програмних (SH) та апаратних (H) моделей спеціалізованих комп'ютерних засобів опрацювання сигналів.

Методи дослідження ґрунтуються на теорії проектування спеціалізованих комп'ютерних систем, характеристиках складності програмно-апаратної (SH) та

апаратної (Н) моделях алгоритмів М. Черкаського, алгоритмах Колмогорова, методах структурного синтезу та параметричної оптимізації спеціалізованих комп'ютерних систем.

Достовірність результатів забезпечена сучасним рівнем програмного забезпечення, яке використовувалося для проведення досліджень, відтворюваністю одержаних результатів, використанням апробованих теоретичних підходів.

Наукова новизна одержаних результатів. Завдяки проведеним дослідженням розв'язано науково-прикладну задачу створення ефективних структур спеціалізованих комп'ютерних систем, що реалізують спеціальні функції опрацювання сигналів, на основі побудови відповідних SH-моделей та оптимізації значень їх характеристик складності. За результатами дисертації:

- вперше оптимізовано SH-модель конвеєрного пристрою швидкого перетворення Фур'є, шляхом розділення пристрою на чотири паралельні гілки, що дало змогу мінімізувати значення структурної та часової характеристик складності;
- удосконалено структуру матричного пристрою множення з діагональним розповсюдженням переносу шляхом оптимізації його характеристик складності, що дало змогу отримати двоступеневий конвеєрний пристрій множення із затримкою сходинки конвеєра не більшою, ніж затримка на одному багато розрядному суматорі;
- набув подальшого розвитку метод обчислення структурної складності спеціалізованих комп'ютерних систем шляхом об'єднання однорідних частин схеми у блоки таким чином, щоб не виникало однорідності матриці інцидентів, що дало змогу скоротити час проектування таких систем;
- удосконалено SH-модель функції згортки, в якій оптимізовано значення характеристик складності, що дало змогу отримати структуру реконфігурованого спецпроцесора, у якому апаратні засоби суміщають реалізацію функції згортки та швидкого перетворення Фур'є, при мінімальних значеннях часової й структурної характеристик складності та при оптимальних значеннях апаратної й програмної характеристик складності.

Практичне значення одержаних результатів полягає у тому, що вони можуть бути використані для проведення оптимізації пристроїв реалізації спеціальних функцій спецпроцесорів цифрової обробки сигналів, які мають покращені значеннями характеристик складності порівняно з існуючими аналогами. Розроблені пристрої доведені до інженерного рівня.

Результати проведених у роботі досліджень використовуються в навчальному процесі Національного університету «Львівська політехніка» на кафедрі «Спеціалізовані Комп'ютерні Системи» у лекційних курсах «Архітектура спеціалізованих комп'ютерних систем», «Технології проектування комп'ютерних систем» та «Дослідження і проектування контролерів периферійних пристроїв», при проведенні лабораторних, практичних і науково-дослідних робіт студентів.

Результати досліджень дисертації використано при розробці контрольно-перевірочної апаратури та нестандартного обладнання по темі «Січ-2-1», а також при аналізі варіантів реалізації спеціалізованих комп'ютерних пристроїв у дослідно-

конструкторській роботі «Оновлення-24 МР» на державному науково-дослідному підприємстві «КОНЕКС».

Розроблений у дисертації метод оптимізації характеристик складності SN-моделей алгоритмів застосований при формуванні системи моніторингу за станом вод в басейні ріки Західний Буг, Західним центром українського відділення "Міжнародного центру наукової культури – Всесвітня лабораторія" (ЗЦ УВВЛ).

Результати оптимізації структурної складності системи, одержані методом розбиття її на однорідні блоки, створюють наукове підґрунтя для розвитку альтернативних методів оптимізації структур пристроїв реалізації спеціальних функцій спецпроцесорів, що дасть змогу зменшити затрати часу на проектування.

Особистий внесок здобувача. Основні положення та результати досліджень дисертації одержані автором самостійно. В роботі теоретично обґрунтовані та розроблені методи структурного синтезу та параметричної оптимізації характеристик складності арифметичних пристроїв та пристроїв спеціальних функцій спецпроцесорів цифрової обробки сигналів; за результатами аналізу матричних пристроїв множення з горизонтальним та діагональним розповсюдженням переносу створено оптимізовані за характеристиками складності матричні пристрої множення, зокрема двоступеневий конвеєрний матричний пристрій множення з діагональним розповсюдженням переносу, із затримкою на сходінці конвеєра не більшою, ніж затримка на одному багато розрядному суматорі; запропоновано оптимізовану за структурною та часовою характеристикою складності H-модель пристрою ШПФ, розділену на 4 паралельні гілки, яка найкраще підходить для суміщення на одній структурі із пристроєм згортки; здійснено реалізацію VHDL-моделей оптимізованих арифметичних пристроїв та пристроїв спеціальних функцій спецпроцесора цифрової обробки сигналів, та проведено моделювання їх роботи на FPGA. У роботах, написаних у співавторстві, дисертантові належать: [5] аналіз характеристик складності пристроїв множення, опис методів оптимізації характеристик складності матричних пристроїв множення, а також інтерпретація одержаних результатів; [8] результати експериментальних досліджень можливості реалізації конвеєрного пристрою згортки з оптимізованими значеннями характеристик складності; [6] оптимізація алгоритмів управління системою робота та інтерпретація одержаних результатів; [7] результати експериментальних вимірювань, дослідження шляхів оптимізації алгоритмів вимірювання позитронних анігіляційних спектрів у наноматеріалах; [2] аналіз позитронних анігіляційних спектрів та отримання результатів експериментальних досліджень; [3] дослідження методів оптимізації пристроїв спеціальних функцій на прикладі алгоритму ШПФ, реалізація VHDL-моделі оптимізованого пристрою виконання алгоритму ШПФ та моделювання його роботи на FPGA, опрацювання отриманих експериментальних даних; [12] аналіз методів суміщення алгоритмів згортки та ШПФ на одній структурі; [9] аналіз характеристик складності RH-моделей згортки та ШПФ; [10] експериментальні дослідження варіантів структурного синтезу апаратної моделі конвеєрного пристрою ШПФ з оптимізованими значеннями характеристик складності.

Апробація результатів дисертації. Основні результати дисертаційних досліджень представлялися та обговорювалися на вітчизняних і міжнародних

наукових конференціях, семінарах та школах, зокрема, особисто здобувачем у формі усних та стендових доповідей на: IV-й міжвузівській науково-технічній конференції науково-педагогічних працівників “Проблеми та перспективи розвитку економіки і підприємництва та комп’ютерних технологій в Україні” 2009 (Львів, 2009); 4-й міжнародній науково-технічній конференції ACSN-2009, 2009 (Львів, 2009); 6-th International Conference Dependable Systems, Services and Technologies (DESSERT’12), 2012 (Sevastopol, 2012); 6-th International Conference ACSN-2013 “Advanced Computer Systems and Networks: Design and Applications”, 2013 (Lviv, 2013); XIII-th. International Conference “Modern problems of radio engineering, telecommunications, and computer science” TCSET’2016, (Slavsko, 2016); 15th Young Researchers’ Conference “Materials Science and Engineering” (15YRC), (Belgrade, Serbia, 2016).

Публікації. Основні результати дисертаційних досліджень висвітлено в 12 наукових працях, зокрема опубліковано 7 статей у наукових фахових виданнях (одна з них – одноосібна) та здійснено 5 публікації у збірниках матеріалів закордонних та всеукраїнських наукових конференцій міжнародного рівня. 2 наукові праці індексовано в наукометричній базі Scopus.

Структура та обсяг дисертаційної роботи. Робота складається із вступу, чотирьох розділів, загальних висновків, списку використаних джерел із 119 назв та додатків. Загальний обсяг дисертації становить 165 сторінок, із них 139 сторінок основного тексту, 71 рисунок та 7 таблиць, а також список літератури на 13 сторінках.

ОСНОВНИЙ ЗМІСТ РОБОТИ

У вступі обґрунтовано актуальність теми дисертації, визначено об’єкт та предмет, мету і задачі дослідження, визначено наукову новизну та практичну цінність одержаних автором результатів. Вказано зв’язок роботи з науковими програмами та НДР за місцем виконання роботи. Надано інформацію щодо кількості публікацій та апробації результатів дисертації.

У першому розділі досліджено особливості сучасних моделей реалізації спеціалізованих комп’ютерних систем, що реалізують спеціальні функції опрацювання сигналів з урахуванням оптимізації значень характеристик складності.

Розглянуто поділ моделей алгоритмів на неформальні алгоритми та формальні алгоритмічні системи. Виокремлено формальні алгоритмічні системи як основу розвитку сучасної теорії алгоритмів. Проведено аналіз основних моделей формальних алгоритмічних систем – машина Тюрінга, алгоритмічна система Маркова, алгоритмічні процеси Колмогорова. Показано, що такі моделі не враховують апаратне забезпечення, що не дає змоги, використовуючи їх при проектуванні, оптимізувати спеціалізовані комп’ютерні системи з врахуванням всіх характеристик складності.

Проаналізовано моделі апаратних засобів спецпроцесорів – архітектуру фон Неймана і показано, що така модель дає змогу проектувати комп’ютерні засоби з врахуванням лише двох характеристик – продуктивність та обсяг обладнання, а інші характеристики складності, як програмна, структурна складність не враховуються.

Проаналізовано моделі апаратно-програмних засобів спеціалізованих комп'ютерних систем М. Черкаського – SH-модель, H-модель, RH-модель. Основою таких моделей є елементарний перетворювач, який є базою для переходу від абстрактних формальних алгоритмічних систем до комп'ютерних моделей, та використовується в якості аналізу апаратних засобів при проектуванні спеціалізованих комп'ютерних систем. H-модель алгоритму дозволяє розв'язувати задачі лише деякого одного класу, які розрізняються тільки наборами вхідних даних. До моделей такого типу відносяться, наприклад, моделі комбінаційних пристроїв – суматори, матричні пристрої множення, дешифратори та інші. Дана модель є суттєвою при побудові саме спеціалізованих комп'ютерних систем. Показано, що такі моделі дають змогу проводити оптимізацію спеціалізованих комп'ютерних систем, що реалізують спеціальні функції, із врахуванням апаратної, часової, програмної та структурної характеристик складності.

У розділі також визначено та сформульовано основні задачі та напрями подальших досліджень характеристик складності SH-моделей спеціальних функцій опрацювання сигналів, та їх застосування для оптимізації спецпроцесорів.

Зважаючи на те, що питанню оптимізації характеристик складності програмно-апаратних моделей спеціальних функцій при проектуванні спецпроцесорів приділено недостатньо уваги, а також беручи до уваги результати проведеного порівняльного аналізу моделей реалізації спеціалізованих комп'ютерних систем, зокрема недоліки цих моделей при проектуванні спеціалізованих комп'ютерних систем обробки сигналів, виникає необхідність створення ефективних структур спеціалізованих комп'ютерних систем, що реалізують спеціальні функції опрацювання сигналів, на основі побудови відповідних SH-моделей та оптимізації значень їх характеристик складності.

Другий розділ стосується оптимізації SH-моделей операції множення, як основи спеціальних функцій опрацювання сигналів.

Удосконалено відомий метод обчислення структурної складності SH-моделей за рахунок виявлення та об'єднання у групи однотипних елементів схеми, що дало змогу отримувати матриці інциденцій значно меншого розміру без регулярно розташованих елементів а в результаті спростило обчислення й скоротило час на проектування системи.

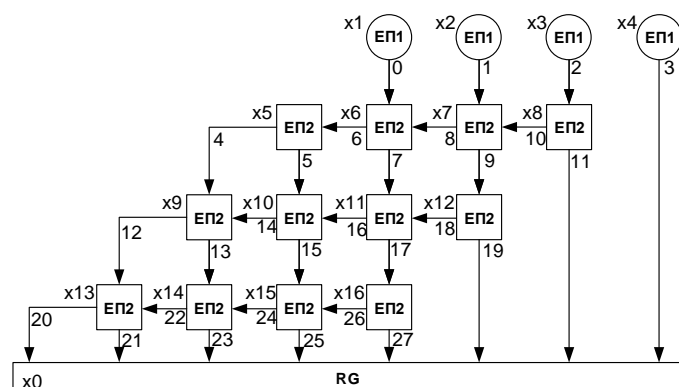


Рисунок 1 – H-модель пристрою X, що реалізує алгоритм Y

Нехай, для прикладу маємо наступну матричну структуру (рис. 1). Дана структура представляє собою H-модель абстрактного пристрою, в якому присутні два типи елементарних перетворювачів: елементарний перетворювач типу 1 (ЕП1), та елементарний перетворювач типу 2 (ЕП2). Елемент (RG) – це пам'ять, для збереження результату опрацювання даних. Для формування матриці інциденцій даної схеми, усі

елементарні перетворювачі на ній номеруються порядковими номерами ($x_0 - x_{16}$), а усі зв'язки між елементарними перетворювачами номеруються (0 – 27).

На основі такої структури пристрою (рис. 1) формуємо матрицю інциденцій (1), де по вертикалі розташовуємо нумерацію елементарних перетворювачів, а по горизонталі – зв'язків між ними.

У матриці (1), на місцях де зв'язки перетинаються з елементарним перетворювачем ставимо одиниці зі знаком плюс, якщо сигнал виходить із елементарного перетворювача, та мінус, якщо сигнал входить у нього.

	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27
x_0				1								-1								-1	-1	-1		-1		-1		-1
x_1	1																											
x_2		1																										
x_3			1																									
x_4				1																								
x_5					1	1	-1																					
x_6	-1					1	1	-1																				
x_7		-1						1	1	-1																		
x_8			-1						1	1																		
x_9				-1							1	1	-1															
x_{10}					-1							1	1	-1														
x_{11}						-1							1	1	-1													
x_{12}							-1							1	1													
x_{13}								-1							1	1	-1											
x_{14}									-1							1	1	-1										
x_{15}										-1							1	1	-1									
x_{16}													-1					1	1									

(1)

Наступним кроком у обчисленні структурної складності є пошук у матриці інциденцій регулярно розташованих елементів. Регулярно розташовані елементи – це такі елементи, які повторюються у матриці з певним кроком, для кожної конкретної матриці цей крок індивідуальний. У матриці (1) регулярно розташовані елементи виділені однаковими кольорами. Таким чином у матриці присутні 6 різнотипних елементів і вони ділять матрицю на розміри 3×3 . Отже, використовуючи формулу (2) обраховуємо структурну складність пристрою $S = -6 \cdot \log_2 \frac{6}{9} \approx 3.5$.

$$S = -E \cdot \log_2 \frac{E}{q \cdot r} \quad (2)$$

де E - кількість елементів матриці інциденцій без регулярно розташованих елементів; q, r - розмір матриці.

Вдосконалено метод обчислення структурної складності спеціальних функцій шляхом об'єднання однотипних елементарних перетворювачів, або наборів елементарних перетворювачів, які повторюються у структурі пристрою у блоки, що дало змогу уникнути регулярно розташованих елементів матриці інциденцій, та зменшити її розміри. Алгоритм обчислення структурної складності за вдосконаленим методом є таким:

- пошук груп однотипних елементів у структурі пристрою;
- створення граф-схеми пристрою з об'єднаними у блоки елементами;
- формування матриці інциденцій граф-схеми;
- отримання значення структурної складності.

Роботу вдосконаленого методу проілюструємо на прикладі структури (рис.1). У ній проведено пошук однотипних елементів, які об'єднані у блоки x_1 та x_2 (рис.2).

Зв'язки між блоками однотипних елементів об'єднуємо у шини, і в результаті отримуємо граф-схему пристрою (рис. 3), та створюємо матрицю інциденцій такої граф-схеми (3).

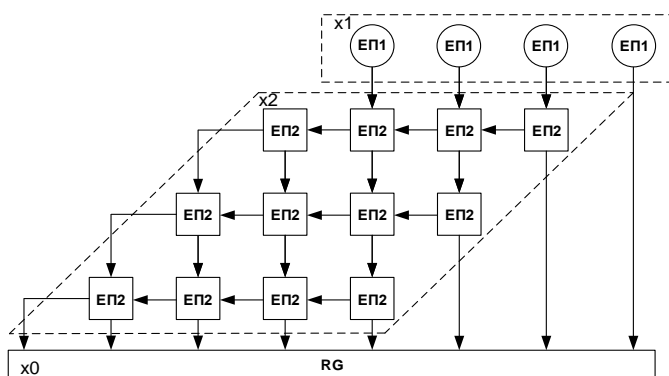


Рисунок 2 – Визначення однотипних елементів N-моделі та об'єднання їх у блоки

$I =$

	0	1	2
x0		-1	-1
x1	1	1	
x2	-1		1

(3)

У розділі також отримано значення характеристик складності SH-моделей пристроїв множення на багаторозрядному суматорі та конвеєрного пристрою множення й показано, що їх не доцільно застосовувати для реалізації спеціальних функцій у спеціалізованих комп'ютерних системах, оскільки вони мають високу часову, програмну та структурну складність, або кількість сходинок конвеєра напряму залежить від розрядності вхідних даних.

Проведено аналіз та оптимізацію відомого матричного пристрою множення з горизонтальним розповсюдженням переносу, на основі характеристик складності його N-моделі, що дало змогу отримати пристрої множення з оптимізованими характеристиками складності. Пристрій виконано у вигляді матриці з'єднаних між собою комірок Гілда.

З метою зменшення часової складності вхідну матрицю було оптимізовано.

По-перше, вхідні комірки першого горизонтального ряду замінено схемами кон'юнкції, як показано на рисунку 4а. В результаті зменшується часова та апаратна характеристики складності, але збільшується структурна.

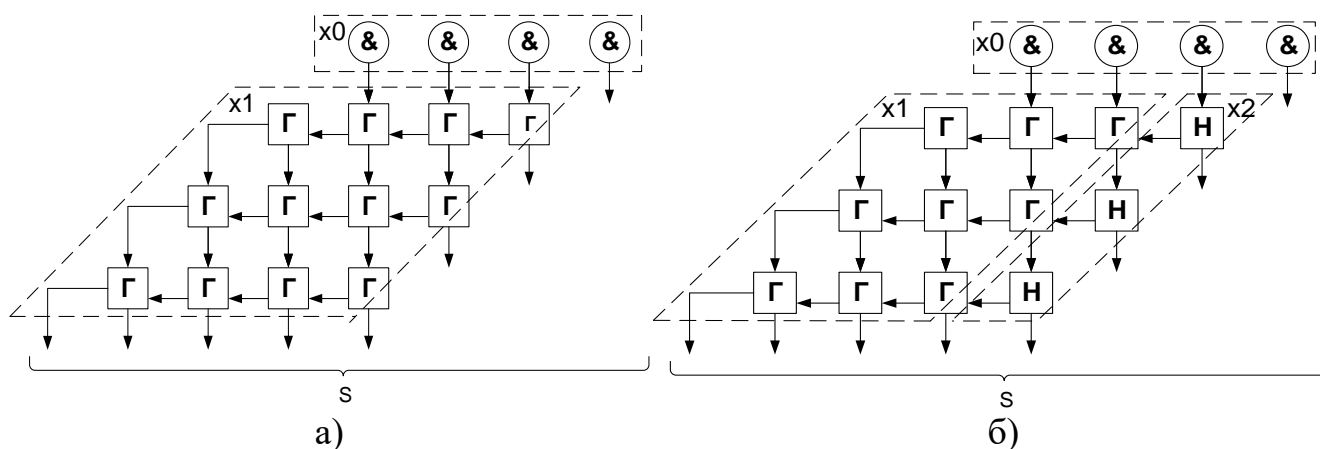


Рисунок 4 – а) N-модель пристрою множення із заміною першого ряду комірок матриці схемами кон'юнкції, б) N-модель пристрою множення із заміною правого діагонального ряду схемою напівсуматора

Використовуючи формулу (2) проводимо обрахунок структурної складності $S = -6 \log_2 \frac{6}{9} \approx 3.5$, як і в попередньому випадку.

Як видно з матриці інцидентів (3), об'єднання однотипних елементів схеми у блоки зменшує її розміри та значно спрощує процес обчислення структурної складності спеціальних функцій.

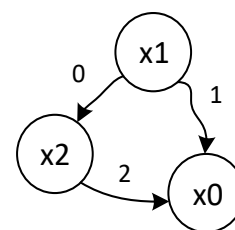


Рисунок 3 – Граф-схема структури (рис. 2)

По-друге, правий діагональний ряд комірок, замінено напівсуматорами у зв'язку з тим, що на входи цих комірок не подаються сигнали переносу з попередніх комірок, так як їх не існує. Модифікована схема зображена на рисунку 4б.

Моделі оптимізованих пристроїв множення було умовно розділено на однорідні блоки, як показано штриховими лініями на рисунках 4а та 4б. Додатково, при побудові аналогічним способом граф-схем модифікованих пристроїв множення, до них було додано елементи пам'яті, куди передається результат виконання операції множення. Варто зазначити, що при аналізі структурної складності всіх подальших схем у дисертації, до них додаються елементи пам'яті (реєстри), для передавання на них результату виконання арифметичної операції чи спеціальної функції.

Наступним кроком для обчислення структурної складності модифікованих пристроїв множення аналогічним способом побудовано їх матриці інцидентів та отримано значення структурної складності згідно формули 2. Для пристрою множення, що на рисунку 4а, значення структурної складності $S = -6\log_2 \frac{6}{9} \approx 3.5$.

Для пристрою множення, що на рисунку 4б, $S = -14\log_2 \frac{14}{4 \cdot 7} \approx 14$.

Таблиця 1 – Характеристики складності Н-моделей ПМ з горизонтальним розповсюдженням переносу

ПМ	L	A	S	P
відомий	$3n-2$	n^2	0	0
рис. 4а	$3n-4$	n^2-n	3.5	0
рис. 4б	$3n-5$	$(n-1)^2$	14	0

Розглянуті Н-моделі пристроїв множення з горизонтальним розповсюдженням переносу розрізняються за характеристиками складності (таблиця 1), вибір однієї з них повністю залежить від напрямку використання. Для реалізації у крупно серійних виробках, у яких пристрій множення

використовується як самостійний, слабо зв'язаний з іншими вузлами системи, можуть бути рекомендовані варіанти, наведені на рисунках (рис. 4а та 4б), ці варіанти мають достатньо високу швидкодію. Їх структурна складність відносно відомого пристрою множення зросла, проте збільшилась швидкодія.

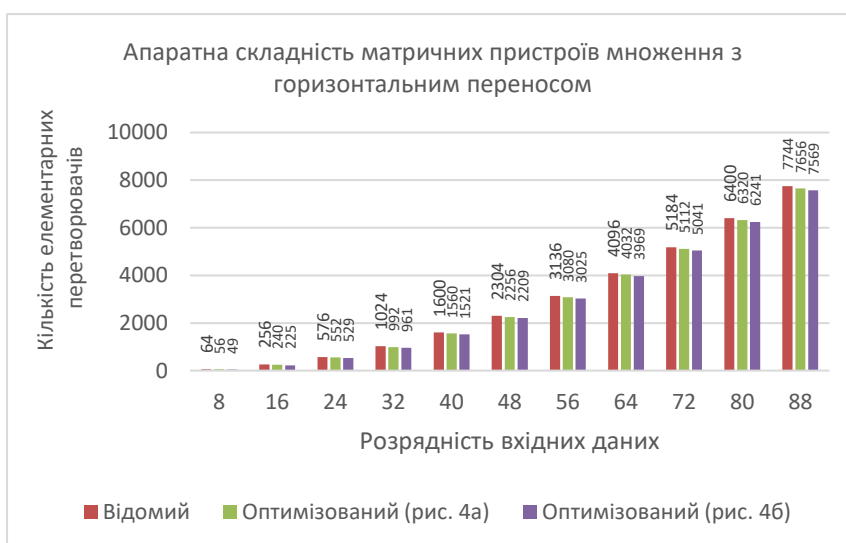


Рисунок 5 – Порівняльна діаграма значень апаратної складності Н-моделей матричних ПМ з горизонтальним розповсюдженням переносу

На діаграмі (рис. 5) приведено графічне представлення залежності кількості елементарних перетворювачів (вісь Y) необхідних на реалізацію кожного з розглянутих матричних пристроїв множення з горизонтальним переносом, в залежності від розрядності вхідних даних (вісь X). Аналізуючи дані з діаграми можемо побачити, що проведена параметрична оптимізація відомого матричного пристрою множення з

горизонтальним переносом дала змогу отримати Н-моделі з покращеними значеннями апаратної характеристики складності (рис. 4а, рис. 4б). Виходячи з отриманих значень апаратної складності проаналізованих пристроїв отримано наступні покращення: оптимізований пристрій множення (рис. 4а) має покращення значення апаратної складності 12% при розрядності вхідних даних у 8 біт, але при рості розрядності вхідних даних відсоток покращення зменшується і становить 1,5% при вхідних даних 64біти. Оптимізований пристрій множення (рис. 4б) має покращення значення апаратної складності 23% при розрядності вхідних даних у 8 біт, але при рості розрядності вхідних даних відсоток покращення зменшується і становить 3,1% при вхідних даних 64біти.

Таким самим методом, як на діаграмі (рис. 5), проведено порівняння залежності кількості елементарних перетворювачів які належать максимальному критичному шляху розповсюдження сигналу від розрядності вхідних даних. Проведена параметрична оптимізація відомого матричного пристрою множення з горизонтальним переносом дала змогу отримати Н-моделі з покращеними значеннями часової характеристики складності (рис. 4а, рис. 4б). Виходячи з отриманих значень часової складності проаналізованих пристроїв отримано наступні покращення: оптимізований пристрій множення (рис. 4а) має покращення значення часової складності 9% при розрядності вхідних даних у 8 біт, але при рості розрядності вхідних даних відсоток покращення зменшується і становить 1% при розрядності вхідних даних 64 біта. Оптимізований пристрій множення (рис. 4б) має покращення значення часової складності 18% при розрядності вхідних даних у 8 біт, але при рості розрядності вхідних даних відсоток покращення зменшується і становить 2% при розрядності вхідних даних 64 біта.

У розділі також проведено аналіз характеристик складності відомого матричного пристрою множення з діагональним розповсюдженням переносу. На відміну від попереднього, Н-модель пристрою множення з діагональним переносом складається із двох частин: матриці комірок Гілда, перенос в яких реалізований по діагоналі, та n розрядного суматора, з горизонтальним переносом. Таким чином помножувач з діагональним переносом має дві різнотипних комірки, на відміну від помножувача із горизонтальним переносом, тому значення структурної характеристики складності цих пристроїв відрізняється. Значення часової складності пристрою множення з діагональним переносом рівне кількості комірок Гілда одної діагоналі та кількості суматорів останнього рядка матриці $L=2n$. Апаратна складність $A=n^2+n$, де n – кількість розрядів вхідних даних.

Обчислення структурної складності пристрою множення з діагональним переносом проведено аналогічно до попереднього $S = -8 \cdot \log_2 \frac{8}{3.4} \approx 4.7$.

Значення часової та апаратної характеристик складності було покращено, для цього вихідну матрицю було оптимізовано. Вхідні комірки першого горизонтального ряду, та лівий вертикальний ряд було замінено схемами кон'юнкції, як показано на рисунку 6. У результаті параметричної оптимізації покращено значення характеристик складності, у порівнянні з відомою схемою, часова складність $L=2n-2$, та апаратна складність $A=n^2-n$, але значення структурної

складності зросло. Обчислення структурної складності проведено аналогічним методом $S = -16 \log_2 \frac{16}{5 \cdot 8} \approx 21.1$.

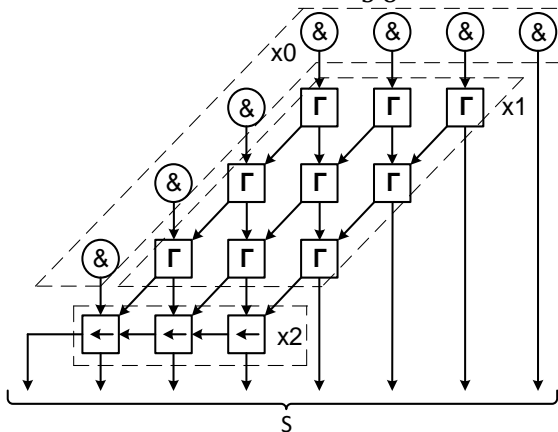


Рисунок 6 – Оптимізований пристрій множення з діагональним переносом

Розглянуті схеми пристрою множення з діагональним розповсюдженням переносу розрізняються за характеристиками складності (табл. 2). Вибір однієї із них залежить від напрямку застосування. Для реалізації у виробках, в яких вимагається висока швидкодія, де пристрій множення використовується як слабо зв'язаний з іншими вузлами системи, може бути рекомендований варіант наведений на рисунку 6, цей варіант має підвищену швидкодію, але збільшену структурну складність. Відомий варіант матричного пристрою множення з діагональним розповсюдженням переносу привабливий для

спрощених, мало розрядних процесорів з низькою структурною складністю.

Для досягнення необхідної продуктивності згідно вимог, модифіковану Н-модель пристрою множення (рис. 6) доцільно оптимізувати з точки зору конвеєризації. Розділення схеми проведено двома регістрами по горизонталі між матрицею комірок Гілда та результуючим суматором (рис. 7). На схемі зображено саме два регістри через те, що у верхній частині схеми формується два типи сигналів, часткові суми та переноси, тому для кожного типу сигналу доцільно враховувати окремі регістри.

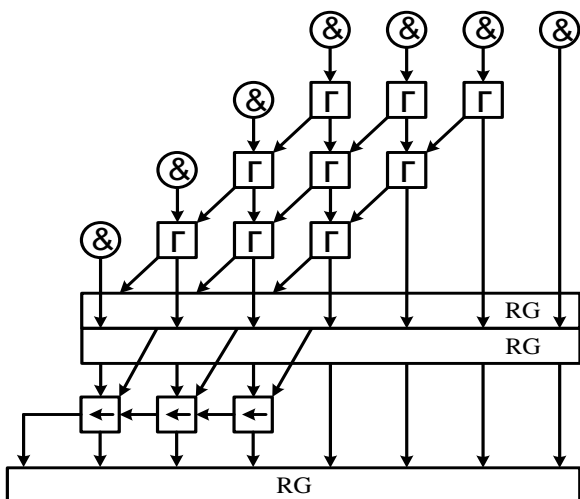


Рисунок 7 – Н-модель конвеєрного матричного пристрою множення з діагональним розповсюдженням переносу

Таблиця 2 – Характеристики складності ПМ з діагональним переносом

ПМ	L	A	S	P
відомий	$2n$	n^2+n	4.7	0
рис. 6	$2n-2$	n^2-n	21.1	0

Для кожної частини розділеної схеми значення часової характеристики складності однакова, та рівна $L=n-1$. Апаратна складність такого пристрою множення, у порівнянні з не конвеєрним варіантом, зростає за рахунок доданих конвеєрних регістрів, таким чином $A=n^2+4n-2$.

Обрахунки значення структурної складності проводились аналогічним методом $S = -16 \log_2 \frac{16}{6 \cdot 8} \approx 25.3$. За рахунок збільшення структурної, та апаратної характеристик складності, було досягнуто зменшення часової складності до наступного рівня: затримка сходінки конвеєра пристрою множення (рис. 7), є меншою затримки на одному багато розрядному суматорі. Зауважимо, що часова

меншою затримки на одному багато розрядному суматорі. Зауважимо, що часова

складність матричного конвеєрного пристрою множення з діагональним переносом не зв'язана з довжиною конвеєрних регістрів.

На діаграмі (рис. 8) приведено графічне представлення залежності кількості елементарних перетворювачів (вісь Y) необхідних на реалізацію кожного з розглянутих матричних пристроїв множення з діагональним переносом, в залежності від розрядності вхідних даних (вісь X). Аналізуючи дані з діаграми можемо побачити, що проведена параметрична оптимізація відомого пристрою множення з діагональним переносом дала змогу отримати Н-модель з покращеними значеннями апаратної характеристики складності та Н-модель конвеєрного пристрою множення.

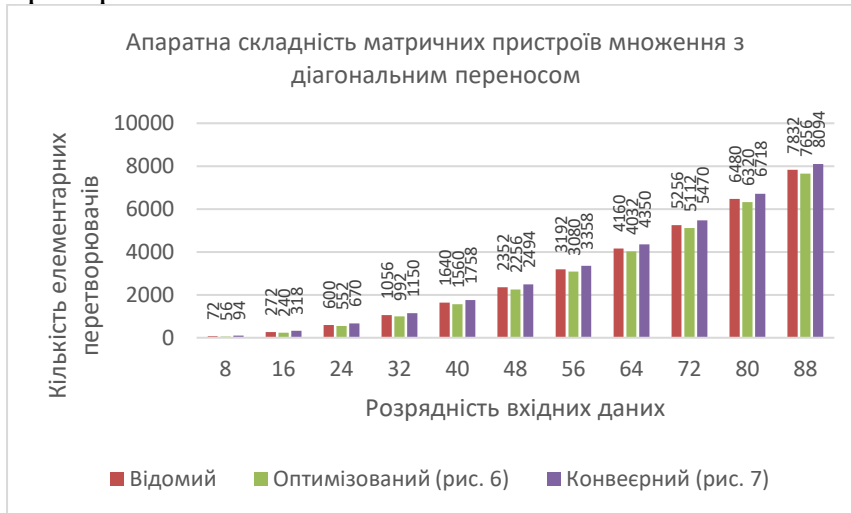


Рисунок 8 – Порівняльна діаграма значень апаратної складності Н-моделей матричних пристроїв множення з діагональним розповсюдженням переносу

значення апаратної складності на 30% при розрядності вхідних даних у 8 біт, це зумовлено тим, що було додано конвеєрні регістри у модель схеми пристрою. Але при рості розрядності вхідних даних відсоток різниці значення апаратної складності зменшується і при вхідних даних 64 біти рівний 4,5% - це вказує на те, що такий пристрій множення буде мати значне покращення при реалізації його з великою розрядністю вхідних даних.

Аналогічним способом проведено порівняння залежності кількості елементарних перетворювачів які належать максимальному критичному шляху розповсюдження сигналу від розрядності вхідних даних. Аналізуючи отримані дані бачимо, що проведена параметрична оптимізація відомого пристрою множення дала змогу отримати SH-моделі з покращеними значеннями часової характеристики складності (рис. 6 та 7). Виходячи з отриманих значень часової складності проаналізованих пристроїв отримано наступні покращення: оптимізований пристрій множення (рис. 6) має покращення значення часової складності на 12% при розрядності вхідних даних у 8 біт, але при рості розрядності вхідних даних до 64 біти відсоток покращення становить 1,5%. Оптимізований конвеєрний пристрій множення (рис. 7) має покращення значення часової складності на 56% при розрядності вхідних даних у 8 біт, та при рості розрядності вхідних даних відсоток

Виходячи з отриманих значень апаратної складності проаналізованих пристроїв отримано наступні результати: оптимізований пристрій множення (рис. 6) має покращення значення апаратної складності 22% при розрядності вхідних даних у 8 біт, але при рості розрядності вхідних даних відсоток покращення зменшується, і при розрядності 64 біти покращення становить 3%. Натомість конвеєрний пристрій множення (рис. 7) має збільшення

не значно зменшується, так при розрядності вхідних даних 64 біти відсоток покращення трохи більший 50%.

У процесі параметричної оптимізації матричного пристрою множення з діагональним розповсюдженням переносу було отримано двосходиноквий конвеєрний пристрій множення, який задовольняє поставленим у завданні вимогам, а саме затримка сходинок конвеєра пристрою множення є меншою, ніж затримка на одному багаторозрядному суматорі, має оптимальні значення апаратної та структурної характеристик складності та кількість сходинок конвеєра не залежить від розрядності вхідних даних.

Також у розділі отримані характеристики складності SH-моделей двох типів схем керування спецпроцесорів й показано, що для підвищення ефективності обчислення спеціальних функцій необхідно реалізувати функціональні блоки пристрою таким чином, щоб програмна складність була мінімальною.

У третьому розділі автором проведено оптимізацію SH-моделей функцій згортки та швидкого перетворення Фур'є для спецпроцесора цифрової обробки сигналів.

З метою аналізу отримано характеристики складності SH-моделі згортки, реалізованої на базі систолічної структури й показано, що її не доцільно застосовувати для реалізації у спецпроцесорах, оскільки такий пристрій має високу часову та апаратну складність.

Отримано характеристики складності SH-моделі згортки з неоднорідною структурою й показано, що таку структуру найкраще застосовувати для реалізації у спецпроцесорах, оскільки вона має високу швидкодію та низьку апаратну складність й найкраще підходить для суміщення з іншими алгоритмами. Розроблено конвеєрну оптимізовану H-модель пристрою згортки (рис. 9), із затримкою сходинок конвеєра не більшою, ніж затримка на одному багаторозрядному суматорі. Структурний синтез проведено згідно з відомою формулою згортки.

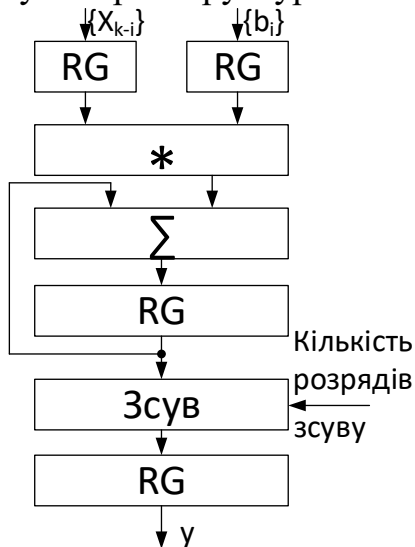


Рисунок 9 – SH-модель одного тракту конвеєрного пристрою, що реалізує алгоритм згортки

Розроблена структура пристрою згортки (рис. 9) повністю відповідає канонічній формі алгоритму. Для досягнення відповідності часової складності кожної сходинок конвеєра до часової складності одного багаторозрядного суматора, у якості елемента множення було обрано конвеєрний матричний пристрій множення із діагональним розповсюдженням переносу (рис. 7). Варто зазначити що у подальшому, при проектуванні спеціальних функцій у роботі, у якості пристрою множення використано варіант що зображений на рисунку 7.

Кінцевим блоком пристрою згортки є схема швидкого зсуву. Вона виконує роль запобіжника від перевантаження розрядної сітки. Схема дозволяє зсувати результат накопичення в бік молодших або старших розрядів. Діапазон зсування залежить від виконуваних задач та може становити від декілька розрядів операндів. Один з варіантів реалізації такої

схеми може бути відома схема, а саме матриця, схожа на нульовий шар матриці множення. В такій матриці множене це число, яке потрібно зсунути, а множник – число із нульовими розрядами крім одного, який задає величину зсуву. Комірка такої матриці зсуву реалізована на двох зв'язаних логічних вентилях: $\&$ та or , її часова складність дорівнює часовій складності одного логічного елемента or .

Також в роботі розроблено схему конвеєрного пристрою, що реалізує алгоритм швидкого перетворення Фур'є, оптимізованого за характеристиками складності Н-моделі алгоритму. З метою проведення повного аналізу у розділі отримано значення характеристик складності SH-моделі метелика швидкого перетворення Фур'є на одному помножувачі й показано, що її не доцільно застосовувати для реалізації у спецпроцесорах, оскільки такий пристрій має високу часову та програмну складність. Також отримано характеристики складності SH-моделі метелика швидкого перетворення Фур'є на двох помножувачах й показано, що її не доцільно застосовувати для реалізації у спецпроцесорах, оскільки такий пристрій має підвищені значення часової та програмної характеристик складності.

Проведено оптимізацію характеристики складності SH-моделі метелика швидкого перетворення Фур'є на чотирьох помножувачах й отримано SH-модель пристрою розділеного на чотири паралельні гілки, яка має у порівнянні з відомим пристроєм меншу структурну складність однієї гілки на 50%, що значно спрощує процес проектування, а також найкраще підходить для суміщення на одній структурі з алгоритмом згортки.

Структурний синтез пристрою ШПФ проводився за наведеними формулами: $a' = a+cw-dv$; $b' = b+vc+dw$; $c' = a-(cw-dv)$; $d' = b-(vc+dw)$.

Відому SH-модель метелика швидкого перетворення Фур'є на чотирьох помножувачах, для зручності проектування, було модифіковано методом розділення першого суматора в кожному з двох однорідних блоків.

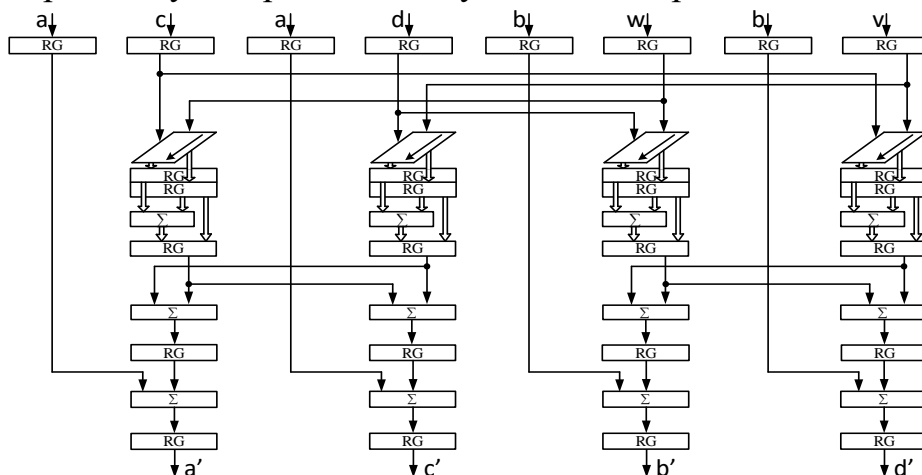


Рисунок 10 – Конвеєрний пристрій ШПФ з розділенням на 4 паралельні гілки

Таким чином, схему розділено на чотири паралельні гілки виконання алгоритму (рис. 10). Такий варіант є значно зручнішим у процесі проектування пристрою, наприклад, при створенні прошивки для FPGA потрібно створити проект лише одного такого блока і просто продублювати його, правильно органі-

зувавши з'єднання між блоками.

Методом спрощення розробки пристрою, було порушено його структуру. В новому вигляді пристрій швидкого перетворення Фур'є складається з чотирьох паралельних блоків, тому структурна складність пристрою зросла. Таким чином, аналогічно як і в попередніх випадках, побудувавши граф схеми пристрою та на

його основі матрицю інциденцій визначено, що структурна складність пристрою $S = -40 \log_2 \frac{40}{5 \cdot 20} \approx 52,8$.

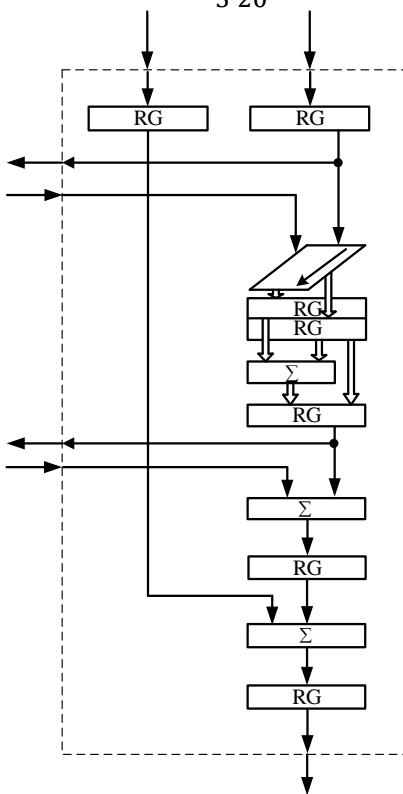


Рисунок 11 – SH-модель гілки пристрою ШПФ

Структурна складність розділеного на чотири блоки пристрою є у три рази більшою, ніж у нерозділеному пристрої з двома паралельними гілками. Але, взявши до уваги те, що ми розділили пристрій на чотири гілки, кожна з гілок має значно меншу структурну складність, ніж гілка у відомому варіанті.

Для обчислення структурної складності однієї гілки конвеєрного пристрою ШПФ (рис. 11) аналогічним до попередніх способом побудовано граф схеми пристрою та матрицю інциденцій. На основі даних із матриці інциденцій проведено розрахунок значення структурної складності одного блоку конвеєрного пристрою ШПФ з чотирма помножувачами $S = -38 \log_2 \frac{38}{11 \cdot 19} \approx 93,5$.

Проаналізувавши значення характеристик складності конвеєрних структур реалізації метелика ШПФ (табл. 3) можна зробити наступний висновок: методом збільшення значення апаратної характеристики складності пристрою досягнуто зменшення структурної складності блоку пристрою ШПФ, що значно спрощує проектування такої системи при розробці. Значення структурної характеристики складності одного блоку зменшилось на 50%.

Таблиця 3 – Характеристики складності конвеєрних пристроїв швидкого перетворення Фур'є з чотирма помножувачами

Схема \ х-ка	L	A	S	S _{бл}	P
Відома схема ШПФ на 4-х ПМ	n	38	17	202	0
ШПФ, (рис. 10)	n	44	53	93.5	0

Такий пристрій (рис. 12) виконуватиме обчислення алгоритму згортки, або ШПФ, в залежності від того, як будуть переключені мультиплексори (MX). На схемі червоними лініями умовно позначені сигнали, які використовуються для передачі даних при обчисленні операції метелика швидкого перетворення Фур'є, а чорними – для передачі даних при обчисленні алгоритму згортки. При детальному аналізі реконфігурованого пристрою бачимо, що він розділений на чотири симетричні гілки, як і у випадку пристрою ШПФ, їх відмінність полягає лише у кількості вхідних сигналів. Таким чином, при побудові матриці інциденцій реконфігурованого пристрою аналогічним до попередніх способом і проведенні

Також у розділі отримано RH-модель із суміщенням алгоритмів згортки та метелика ШПФ, яка має оптимальні значення часової та структурної характеристик складності. На рисунку 20 наведена SH-модель пристрою, в якому суміщені операції реалізації спеціальних функцій згортки по чотирьох точках та ШПФ.

необхідних обчислень визначено значення структурної складності $S = -56 \cdot \log_2 \frac{56}{140} \approx 72.8$. Натомість, значення структурної складності однієї гілки схеми пристрою значно змінилось, у порівнянні із пристроєм ШПФ, це зумовлено додаванням мультиплексорів, які перемикають виконання операцій, та відповідно збільшенням зв'язків у схемі.

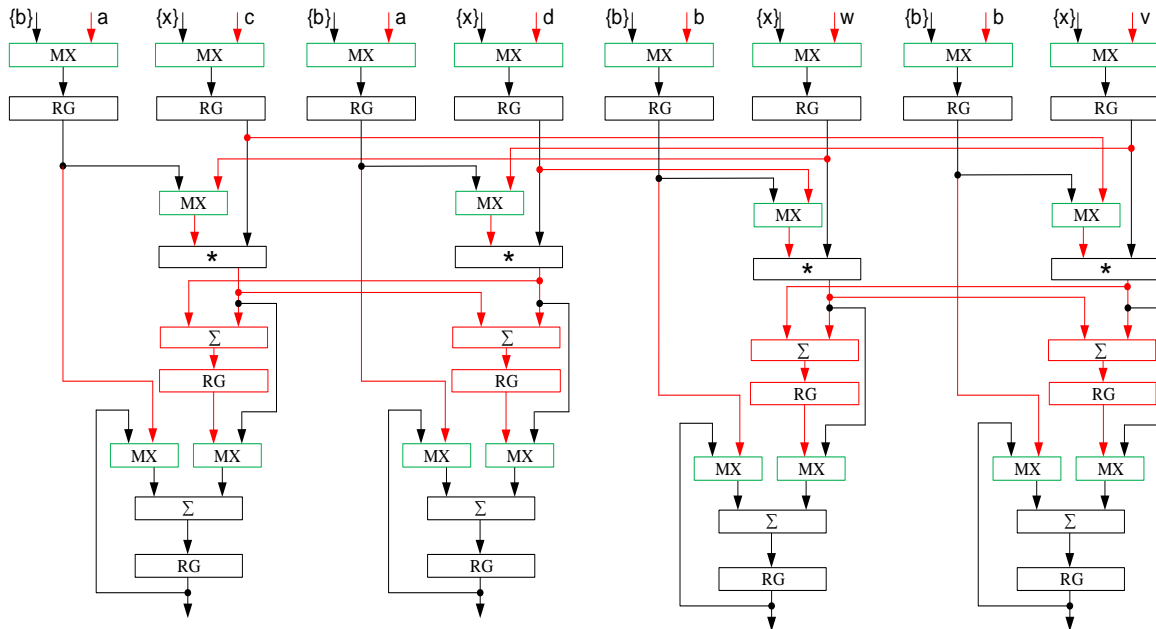


Рисунок 12 – RH-модель із суміщенням спеціальних функцій згортки та швидкого перетворення Фур'є

Для однієї гілки RH-моделі аналогічно обчислено значення структурної складності $S = -58 \log_2 \frac{58}{29 \cdot 16} = 174$. Якщо порівняти значення структурної складності однієї гілки пристрою обчислення метелика швидкого перетворення Фур'є та гілки реконфігурованого пристрою можемо побачити, що структура пристрою зросла на 46%, проте такий пристрій виконує дві спеціальні функції послідовно і є значно оптимальнішим по апаратній складності у порівнянні з двома паралельно розташованими спеціальними функціями на кристалі спецпроцесора. Апаратна складність реконфігурованого пристрою зросла на 20 мультиплексорів у порівнянні із пристроєм ШПФ. Якщо реалізувати ці два пристрої (згортка по чотирьох точках та ШПФ на чотирьох помножувачах) окремими елементами на кристалі спецпроцесора, необхідно використовувати 12 суматорів та 8 перемножувачів, а у випадку реконфігурованої структури – 8 суматорів та 4 перемножувачі. У результаті суміщення пристроїв згортки та ШПФ, отримано реконфігурований чотири сходинковий конвеєрний пристрій, затримка на сходинці конвеєра у порівнянні із пристроєм ШПФ зросла тільки на час спрацювання мультиплексора.

Четвертий розділ присвячений реалізації VHDL-моделей оптимізованих пристроїв спецпроцесорів обробки сигналів для FPGA. Проведено порівняння SH- та VHDL-моделей комп'ютерних схем й показано, що VHDL-модель є доповненням до SH-моделі при оптимізації характеристик складності спеціальних функцій спецпроцесорів на схемотехнічному рівні. У дисертації реалізація пристроїв

проводилась з використанням програмного забезпечення Quartus II фірми розробника програмованих логічних інтегральних схем Altera.

Пристроєм, в якому було проведено оптимізацію характеристик складності, та який використаний для реалізації спеціальних функцій, є конвеєрний матричний пристрій множення з діагональним розповсюдженням переносу (рис. 7). У дисертації, для тестування було обрано розрядність вхідних даних 9 біт. При моделюванні структури конвеєрного матричного ПМ з діагональним переносом у Quartus, на FPGA серії Cyclone IV GX, програмне забезпечення дало результати, які наведені в таблиці 4.

Таблиця 4 – Результат моделювання конвеєрного пристрою множення з діагональним розповсюдженням переносу

показник \ ПМ	Конвеєрний оптимізований двосходиноквий	Не оптимізований односходиноквий
Елементи логіки (од)	197	187
Регістри (од)	61	36
Затримка (нс)	8,1	14,6

Отже, підчас оптимізації характеристик складності пристрою множення з діагональним розповсюдженням переносу було реалізовано структуру двосходиноквого конвеєрного ПМ, із затримкою сходінки конвеєра 8,1нс, що на 6,5нс краще (44%), ніж у неоптимізованому.

У роботі проведено оптимізацію характеристик складності таких пристроїв спеціальних функцій цифрової обробки сигналів як алгоритм «згортка» та алгоритм «метелик» швидкого перетворення Фур'є.

Розробка VHDL-моделі пристрою реалізації алгоритму цифрової фільтрації виконувалась відповідно до структури, зображеної на рисунку 9. Пристрій згортки був реалізованим із розрядністю вхідних даних 1 байт. У результаті отримано конвеєрну структуру, яка складається із 3-х сходінок, що реалізовує алгоритм згортки. При моделюванні структури згортки у програмі Quartus, на FPGA серії Cyclone IV GX програмне забезпечення дало наступні результати: кількість елементів логіки, необхідних для реалізації пристрою рівна 207; кількість однобітових регістрів, необхідних для реалізації конвеєра рівна 86; час затримки на сходінці конвеєра рівний 8,1нс.

Розробка VHDL-моделі оптимізованого пристрою реалізації алгоритму швидкого перетворення Фур'є виконувалась відповідно до структури, зображеної на рисунку 10 і складається із чотирьох паралельних блоків. Всередині кожен із блоків пристрою ШПФ складається із конвеєрних регістрів, пристрою множення та двох суматорів. Конвеєр обчислення операції метелика швидкого перетворення Фур'є складається із 4-х сходінок. Результати моделювання пристрою ШПФ програмою Quartus II на FPGA моделі Cyclone IV GX приведені в таблиці 5.

Таблиця 5 – Результат моделювання конвеєрного ПМ з діагональним переносом

показник \ ШПФ	Відомий ШПФ	ШПФ 4 гілки
Елементи логіки (од)	929	849
Регістри (од)	350	350
Затримка (нс)	8,1	8,1

Для аналізу якості оптимізації пристрою ШПФ, було також розроблено VHDL-модель неоптимізованого пристрою ШПФ, реалізованого на 4-х помножувачах. Така структура, на відміну від

розділеної на чотири паралельні гілки є значно складнішою для розуміння. Результати моделювання приведено у таблиці 5

Отже, із результатів моделювання структур відомого пристрою ШПФ та оптимізованого, розділеного на чотири паралельні гілки, одна гілка якого має значно простіший вигляд для розуміння та проектування, можна зазначити, що у ході параметричної оптимізації характеристик складності чотири сходинкового конвеєрного пристрою ШПФ, за рахунок збільшення значення апаратної характеристики складності (80 елементів логіки на FPGA), було отримано структуру пристрою ШПФ, методом розбиття її на чотири паралельні гілки, в результаті чого, на її проектування іде менше затрат часу. Значення структурної складності однієї гілки пристрою ШПФ є покращеним на 50% у порівнянні із гілкою відомого пристрою ШПФ.

Також у розділі розроблено VHDL-модель реконфігурованого пристрою, що реалізує алгоритми згортки та метелика швидкого перетворення Фур'є й показано, що суміщення спеціальних функцій для спецпроцесорів обробки сигналів значно скорочує об'єм обладнання у порівнянні з паралельною реалізацією спеціальних функцій на кристалі спецпроцесора.

ОСНОВНІ РЕЗУЛЬТАТИ РОБОТИ ТА ВИСНОВКИ

Сукупність одержаних у роботі результатів розв'язує актуальну науково-прикладну задачу створення ефективних структур спеціалізованих комп'ютерних систем, що реалізують спеціальні функції опрацювання сигналів, на основі побудови відповідних SH-моделей та оптимізації значень їх характеристик складності.

Основні наукові результати дослідження відповідають меті роботи та дають підстави для таких висновків:

1. Здійснено порівняльний аналіз основних моделей формальних алгоритмічних систем, моделей апаратних засобів спецпроцесорів та моделей апаратно-програмних засобів спеціалізованих комп'ютерних систем і показано, що моделі апаратно-програмних засобів дають змогу найкраще оптимізувати спеціалізовані комп'ютерні системи, що реалізують спеціальні функції, із врахуванням апаратної, часової, програмної та структурної характеристик складності.

2. Вдосконалено відомий метод обчислення структурної складності SH-моделей за рахунок виявлення та об'єднання у групи однотипних елементів схеми, що дало змогу отримувати матриці інциденцій значно меншого розміру без регулярно розташованих елементів а в результаті спростило обчислення й скоротило час на проектування системи.

3. Отримано характеристики складності SH-моделей пристроїв множення на багаторозрядному суматорі та конвеєрного пристрою множення й показано, що їх не доцільно застосовувати для реалізації спеціальних функцій, оскільки вони мають не оптимальні значення характеристик складності.

4. Проведено оптимізацію матричного пристрою множення з горизонтальним розповсюдженням переносу й отримано H-модель пристрою із заміною першого ряду комірок матриці схемами кон'юнкції та правого

діагонального ряду комірок схемами напівсуматорів, яка має у порівнянні з відомим пристроєм меншу апаратну складність на 23% та часову складність на 9% при 8-и розрядних вхідних даних, та відповідно 3,1% та 1% при 64-х розрядних даних.

5. Проведено оптимізацію матричного пристрою множення з діагональним розповсюдженням переносу й отримано Н-модель двосходницького конвеєрного пристрою множення, яка має у порівнянні з оптимізованим пристроєм більшу апаратну складність на 30% при 8-и розрядних вхідних даних, та відповідно 4,5% при 64-х розрядних даних, що зумовлено додаванням у схему конвеєрних регістрів. Проте значення часової складності конвеєрного пристрою множення, у порівнянні з оптимізованим, є меншим на 56% при 8-ми розрядних вхідних даних, та відповідно на 50% при 64-х розрядних даних.

6. Отримано характеристики складності SH-моделей алгоритму згортки, реалізованого на базі систолічної структури та з неоднорідною структурою й показано, що пристрій з неоднорідною структурою найкраще застосовувати для реалізації у спецпроцесорах, оскільки вона має високу швидкодію та низьку апаратну складність й найкраще підходить для суміщення з іншими алгоритмами.

7. Отримано характеристики складності SH-моделей метелика швидкого перетворення Фур'є на одному помножувачі та на двох помножувачах й показано, що їх не доцільно застосовувати для реалізації у спецпроцесорах, оскільки такі пристрої мають високі значення часової та програмної характеристик складності.

8. Проведено оптимізацію характеристики складності SH-моделі метелика швидкого перетворення Фур'є на чотирьох помножувачах й отримано SH-модель пристрою розділеного на чотири паралельні гілки, яка має у порівнянні з відомим пристроєм меншу структурну складність однієї гілки на 50%, що значно спрощує процес проектування, а також найкраще підходить для суміщення на одній структурі з алгоритмом згортки.

9. Отримано RH-модель із суміщенням алгоритмів згортки та метелика швидкого перетворення Фур'є, яка має оптимальні значення часової та структурної характеристик складності. На реалізацію двох пристроїв (згортки по чотирьох точках та ШПФ на чотирьох помножувачах) окремими паралельними елементами на кристалі спецпроцесора необхідно використовувати 12 суматорів та 8 помножувачів, а у випадку оптимізованої RH-моделі – 8 суматорів та 4 помножувачі.

СПИСОК ОПУБЛІКОВАНИХ ПРАЦЬ ЗА ТЕМОЮ ДИСЕРТАЦІЇ

1. Ткачук Т.І. Аналіз VHDL-Моделей оптимізованих матричних пристроїв множення / **Т.І. Ткачук** // Науково-технічний журнал «Радіоелектронні і комп'ютерні системи» Національного аерокосмічного університету ім. М.Є. Жуковського, «Харківський авіаційний інститут». – 2016. – №6(80). – С. 136-140.

2. Tkachuk T.I. Methodology and algorithm of multicomponent analysis of positron annihilation spectra for nanostructured functional materials / H.I. Klym, A.I. Ivanusa, Yu.M. Kostiv, D.O. Chalyu, **T.I. Tkachuk**, R.B. Dunets, I.I. Vasylychshyn // Journal of nano- and electronic Physics, v. 9, No 3, 2017, P. 03037-1–03037-6. (*Scopus*)

3. Ткачук Т.И. Параметрическая оптимизация устройства БПФ / Черкасский Н.В., **Ткачук Т.И.** // Вестник «Физика, Математика, Информатика» Брестского государственного технического университета БрГТУ. – 2013. – №5(83). – С. 22-25.

4. Tkachuk T. Two Methods to Determining the Time Complexity of Algorithm / **T. Tkachuk** // Proceedings of the XIII-th. International Conference “Modern problems of radio engineering, telecommunications, and computer science” TCSET’2016, Slavsko, Ukraine, Feb, 2016, p. 452-454. (*Scopus*)

5. Ткачук Т.І. Характеристики складності пристроїв множення / Черкаський М.В., **Ткачук Т.І.** // Науково-технічний журнал «Радіоелектронні і комп’ютерні системи» Національного аерокосмічного університету ім. М.Є. Жуковського, «Харківський авіаційний інститут». – 2012. – №5(57). – С. 142-147.

6. Ткачук Т.І. Розробка управління автономного гоночного робота на базі PSoC фірми CYPRESS / **Т.І. Ткачук**, М.Ю. Шалений, Д.Р. Наумов // Вісник наукових досліджень: Науковий журнал, №13. - Тернопіль: Редакційно – видавничий відділ Галицького інституту імені В’ячеслава Чорновола, 2010. – с. 169-173.

7. Ткачук Т. Оптимізований метод вимірювання позитронних анігіляційних спектрів у наноматеріалах з розвиненою поруватістю для сенсорних застосувань / Клим Г., Костів Ю., Чалий Д., Івануса А., **Ткачук Т.** // Міжвузівський науково-технічний збірник "Вимірювальна техніка та метрологія", 2016, № 77, с.87-93.

8. Ткачук Т. Ефективний пристрій згортки / М. Черкаський, **Т. Ткачук** // Вісник «Комп’ютерні науки та інформаційні технології» Національного університету «Львівська політехніка». – 2012. – №732. – С. 66-71.

9. Ткачук Т.І., Оцінка складності RH-моделей згортки і ШПФ /**Ткачук Т.І.**, Черкаський М.В. // Матеріали 4-ї міжнародної науково-технічної конференції ACSN-2009. – Львів: НВФ «Українські технології», 2009. – с. 255-258.

10. Tkachuk T. Structural synthesis of H-model of FFT / Mykola Cherkaskyy, **Taras Tkachuk** // Proceedings of the 6-th International Conference “Advanced Computer Systems and Networks: Design and Application” ACSN-2013, Lviv, Ukraine, Sep, 2013, p. 122-124.

11. Tkachuk T. Investigation of changes in positronium trapping in pores under the water influence in nanostructured MgO-Al₂O₃ ceramics / Klym H., Kostiv Y., Ivanusa A., **Tkachuk T.** // Book of abstracts of the 15th Young Researchers’ Conference “Materials Science and Engineering” (15YRC), (Belgrade, Serbia, 7-9 December, 2016). – 2017. – P. 38–39.

12. Ткачук Т. Порівняння двох швидкодіючих структур / **Ткачук Т.І.**, Черкаський М.В. // Збірник матеріалів IV міжвузівської науково-технічної конференції науково-педагогічних працівників “Проблеми та перспективи розвитку економіки і підприємництва та комп’ютерних технологій в Україні”. – Львів: Видавничий відділ Інституту підприємництва та перспективних технологій, 2009. – с. 230-231.

АНОТАЦІЇ

Ткачук Т.І. Характеристики складності SH-моделей спеціальних функцій і їх застосування для оптимізації спецпроцесорів. – На правах рукопису.

Дисертація на здобуття наукового ступеня кандидата технічних наук (доктора філософії) за спеціальністю 05.13.05 – Комп’ютерні системи та компоненти. – Інститут комп’ютерних технологій автоматики та метрології Національного університету “Львівська політехніка” Міністерства освіти і науки України, Львів, 2018.

Роботу присвячено розв’язанню актуального науково-прикладного завдання створення ефективних структурних побудов спеціальних функцій спецпроцесора опрацювання сигналів, методом побудови відповідних SH-моделей та оптимізації значень їх характеристик складності.

Проведено оптимізацію характеристик складності арифметичних пристроїв та пристроїв спеціальних функцій спецпроцесора опрацювання сигналів. Проаналізовані шляхи вдосконалення відомого методу обчислення структурної характеристики складності для структур спеціальних функцій та вдосконалено його за рахунок виявлення та об’єднання у групи однотипних елементів схеми, що дало змогу отримувати матриці інцидентів значно меншого розміру без регулярно розташованих елементів а в результаті спростило обчислення й скоротило час на проектування системи.

Розроблено структуру конвеєрного пристрою множення, із затримкою сходінки конвеєра не більшою, ніж затримка на одному багаторозрядному суматорі, та відсутністю залежності від розмірності вхідних даних. Розроблено SH-моделі пристроїв спеціальних функцій опрацювання сигналів, а саме згортки та швидкого перетворення Фур’є, із оптимізованими значеннями характеристик складності. Отримано RH-модель із суміщенням алгоритмів згортки та метелика швидкого перетворення Фур’є, яка має оптимальні значення часової та структурної характеристик складності. Реалізовано VHDL-моделі модифікованих у роботі пристроїв: оптимізованого двосходінкового конвеєрного матричного пристрою множення, оптимізованого пристрою згортки, пристрою швидкого перетворення Фур’є та реконфігурованого пристрою, що реалізує алгоритми згортки та метелика швидкого перетворення Фур’є. Показано, що оптимізація характеристик складності пристроїв дала змогу покращити значення структурної та часової складності та реалізувати конвеєр обробки даних із затримкою сходінки конвеєра 8,1 нс.

Ключові слова: SH-модель, H-модель, характеристики складності, спецпроцесор опрацювання сигналів, структурний синтез, параметрична оптимізація, FPGA, VHDL-модель.

Ткачук Т.И. Характеристики сложности SH-моделей специальных функций и их применение для оптимизации спецпроцессоров. - На правах рукописи.

Диссертация на соискание ученой степени кандидата технических наук (доктора философии) по специальности 05.13.05 - Компьютерные системы и компоненты. - Институт компьютерных технологий автоматики и метрологии

Национального университета "Львовская политехника" Министерства образования и науки Украины, Львов, 2018.

Работа посвящена решению актуального научно-прикладного задания создания эффективных структурных построений специальных функций спецпроцессора обработки сигналов, методом построения соответствующих SH-моделей и оптимизации значений их характеристик сложности.

Проведена оптимизация характеристик сложности арифметических устройств и устройств специальных функций спецпроцессора обработки сигналов. Проанализированы пути совершенствования известного метода вычисления структурной характеристики сложности для структур специальных функций и усовершенствовано его за счет выявления и объединения в группы однотипных элементов схемы, что позволило получать матрицы инцидентий значительно меньшего размера без регулярно расположенных элементов, а в результате упростило вычисления и сократило время на проектирование системы.

Разработана структура конвейерного устройства умножения, с задержкой ступени конвейера не более, чем задержка на одном многоуровневом сумматоре и отсутствием зависимости от размерности входных данных. Разработана SH-модель устройств специальных функций обработки сигналов, а именно свертки и быстрого преобразования Фурье, с оптимизированными значениями характеристик сложности. Получена RH-модель с совмещением алгоритмов свертки и бабочки быстрого преобразования Фурье, которая имеет оптимальные значения временной и структурной характеристик сложности. Реализована VHDL-модель модифицированных в работе устройств: оптимизированного конвейерного матричного устройства умножения, оптимизированного устройства свертки, устройства быстрого преобразования Фурье и реконфигурируемого устройства, реализующего алгоритмы свертки и бабочки быстрого преобразования Фурье. Показано, что оптимизация характеристик сложности устройств позволила улучшить значение структурной и временной сложности и реализовать конвейер обработки данных с задержкой ступени конвейера 8,1 нс.

Ключевые слова: SH-модель, H-модель, характеристики сложности, спецпроцессор обработки сигналов, структурный синтез, параметрическая оптимизация, FPGA, VHDL-модель.

Tkachuk T.I. Characteristics of complexity of SH-models of special functions and their application for special processors optimization. – Manuscript.

Thesis for obtaining the scientific degree of Candidate of Technical Sciences (philosophy doctor) in specialty 05.13.05 - Computer systems and components. - Institute of Computer Technologies Automation and Metrology of Lviv Polytechnic National University of the Ministry of Education and Science of Ukraine, Lviv, 2018.

The dissertation is devoted to the solution of an actual scientific and applied task – creating effective structural constructions of special functions of digital signal processing by constructing the corresponding SH-models and optimizing the values of their characteristics of complexity.

A comparative analysis of the basic models of formal algorithmic systems, models of hardware of special processors and models of hardware and software of specialized

computer systems has been carried out. It has been shown that hardware and software models allow best optimization of specialized computer systems that implement special functions, taking into account hardware, time, software and structural characteristics of complexity.

A well-known method for calculating the structural complexity of SH-models has been improved by detecting and integrating into a group of similar-type elements of the scheme, which made it possible to receive matrices of incidents of a much smaller size without regularly located elements, and as a result simplified the calculation and reduced the time for designing the system.

The characteristics of the complexity of the SH-models of multiplication devices on the multi-bit aggregator and the conveying device of multiplication are obtained and it is shown that it is not expedient to use them for the realization of special functions, since they do not have the optimal values of the complexity characteristics.

The optimization of the matrix multiplication device with horizontal transfer has been carried out and the H-model of the device has been obtained, which has, in comparison with the known device, lesser values of the hardware and time characteristics of complexity.

The optimization of the matrix multiplication device with a diagonal transport has been optimized and the H-model of a two-link conveyor multiplication device has been obtained, which has a higher value of hardware complexity and less time complexity compared to a known device.

The characteristics of the complexity of the SH-models of the convolution algorithm implemented on the basis of the systolic structure and the mixed structure are obtained and it is shown that the device with mixed structure is best used for implementation in special processors, because it has high speed and low hardware complexity and is best suited for combining with other algorithms.

The characteristics of the complexity of the SH models of a fast Fourier transform butterfly on one multiplier and two multipliers are obtained and it is shown that it is not expedient to use them for implementation in special processors, since such devices have high values of time and software characteristics of complexity.

The optimization of the complexity of the SH-model of the Fourier Fast Fourier transform butterfly on four multipliers has been performed and the SH-model of the device is divided into four parallel branches, which has, in comparison with the known device, a smaller structural complexity of one branch, which greatly simplifies the design process, and also best suited for combining on one structure with a convolution algorithm.

An RH model is obtained combining the convolution algorithms and the Fourier fast butterfly, which has optimal values of time and structural characteristics of complexity.

Keywords: SH-model, H-model, complexity characteristics, digital signal processor, structural synthesis, parametric optimization, FPGA, VHDL-model.